

ABBB

Scanned 6/6/2005
Scanned 6/6/2005

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-207973

⑬ Int. Cl. ⁴	識別記号	庁内整理番号	⑭ 公開 平成1年(1989)8月21日
H 01 L 29/78 21/88 29/46	3 0 1	G-8422-5F R-6708-5F R-7638-5F	審査請求 未請求 請求項の数 1 (全2頁)

⑮ 発明の名称 MOS型半導体装置の製造方法

⑯ 特 願 昭63-33305

⑰ 出 願 昭63(1988)2月16日

⑱ 発 明 者 岩 松 誠 一 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式
会社内

⑲ 出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑳ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称
MOS型半導体装置の製造方法

2. 特許請求の範囲
高融点金属ゲート電極の少くとも側面を含む表面を窒化処理する事を特徴とするMOS型半導体装置の製造方法。

3. 発明の詳細な説明
(産業上の利用分野)
本発明はタングステン・ゲート電極やモリブデン・ゲート電極を有するMOS型半導体装置のゲート電極安定化処理方法と構造に関する。

(従来技術)
従来、タングステン・ゲートMOS FETやモリブデン・ゲートMOS FETに於ては、半導体基板上にゲート絶縁膜を介してスパッタ等の方法にてタングステン膜やモリブデン膜を形成し、

該高融点金属膜をホット・エッチングによりパターン状にエッチングしゲート電極となし、該ゲート電極をマスクとして自己整合型に不純物をイオン打込み等してソース・ドレインを形成するのが通例であった。

(発明が解決しようとする課題)
しかし、上記、従来技術によるとタングステン・ゲート電極やモリブデン・ゲート電極が吸湿したりあるいは高濃度の不純物ガスに晒されるとエッチングされたりして、化学的に不安定であり、量産に向かないと云う問題点があった。

本発明は、かかる従来技術の問題点をなくし、化学的に安定な処理を施したタングステン・ゲート電極やモリブデン・ゲート電極を提供する事を目的とする。

(課題を解決するための手段)
上記問題点を解決するために、本発明はMOS型半導体装置の製造方法に関し、高融点金属ゲート電極の少くとも側面を含む表面を窒化処理する手段をとる。

(実施例)

以下、実施例により本発明を詳述する。

第1図は本発明の一実施例を示す高融点金属ゲートの窒化処理法である。すなわち、いま、Si基板1の表面にフィールド SiO_2 膜2及びゲート SiO_2 膜3を形成し、その表面に、タングステン等の高融点金属膜を全面にスパッタ法等で形成し、ホト・エッチング法により該タングステン等の高融点金属膜をバターン状にエッチングし、タングステン・ゲート4を形成後、窒素イオン打込みあるいは窒素プラズマ雰囲気中へ曝す等して、タングステン窒化膜5等の窒化膜を形成して成る。

尚、ホト・エッチング時のホトレジストを残存させたまま窒化処理してゲート金属の側面のみを窒化処理する事も出来、更に、例えばタングステン膜上にチタン膜を形成してゲート電極状となし、窒化処理する事により、ゲート表面はチタン窒化膜、ゲート側面はタングステン窒化膜を形成したり、タングステン膜上に窒化チタン膜を形成して、同様の窒化膜構造をなす事もできる。

更に、本発明は、高融点金属ゲートのみならず高融点金属配線にも適用できる事は言うまでもない。

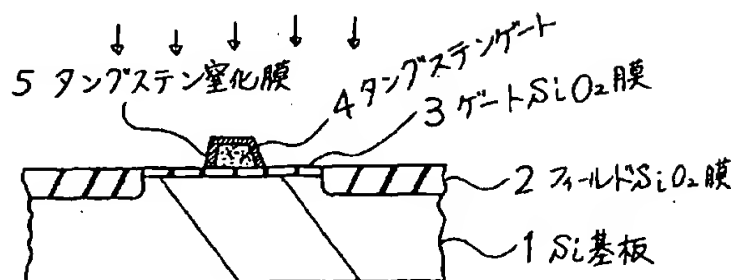
(発明の効果)

本発明により高融点金属ゲートの化学的不安定性をなくする事ができ、タングステン・ゲートMOS FETやモリブデン・ゲートMOS FETによる集積回路装置が安定に発産化できる効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す高融点金属ゲートの窒化処理法を示す図。

- 1・・・Si基板
- 2・・・フィールド SiO_2 膜
- 3・・・ゲート SiO_2 膜
- 4・・・タングステン・ゲート
- 5・・・タングステン窒化膜



第 1 図

DIALOG(R)File 352:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.
008017742 **Image available**
WPI Acc No: 1989-282854/198939

Mfg. MOS semiconductor device - having tungsten or molybdenum gate
electrode by forming nitride film on gate electrode NoAbstract Dwg 1/1

Patent Assignee: EPSON CORP (SHIH)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 1207973	A	19890821	JP 8833305	A	19880216	198939 B

Priority Applications (No Type Date): JP 8833305 A 19880216

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 1207973	A	8		

Title Terms: MANUFACTURE; MOS; SEMICONDUCTOR; DEVICE; TUNGSTEN;
MOLYBDENUM; GATE; ELECTRODE; FORMING; NITRIDE; FILM; GATE;
ELECTRODE; NOABSTRACT

Derwent Class: L03; U11; U12

International Patent Class (Additional): H01L-021/88; H01L-029/78

File Segment: CPI; EPI

